

Adı Soyadı:

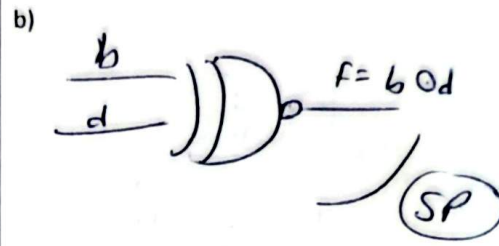
Öğrenci No:

07.01.2026

1. $F(a, b, c, d) = \sum m(2, 7, 8, 13) + d(0, 5, 10, 15)$ fonksiyonunu a) Karnaugh ile en sade hale getiriniz (10P)
b) fonksiyonu en az kapı kullanarak gerçekleştirecek devreyi tasarlayınız (5P).

a)

$f = bd + b'd'$
 $f = b \oplus d$ (SP)



2. 0-11 arasında ileri sayan asenkron sayıcıyı T türü negatif kenar tetiklemeli Flip Floplar (FF) kullanarak tasarlayınız. (15P).

11 → en az 4 bit ile ifade edilir 4 adet T türü FF kullanılır.
toggle için = T = 1 dahil

Çıktılar Q'lerden alınır.

clear

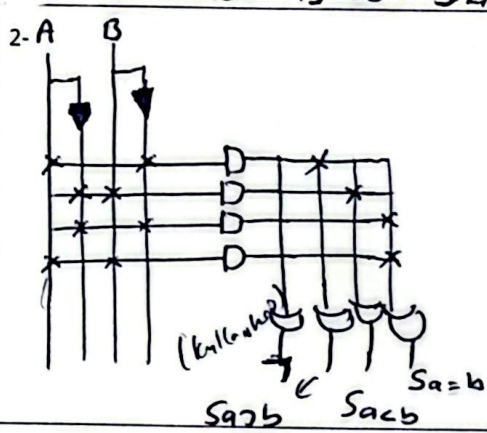
0000 → 0
0001 → 1
0010 → 2
0011 → 3
0100 → 4
0101 → 5
0110 → 6
0111 → 7
1000 → 8
1001 → 9
1010 → 10
1011 → 11
1100 → 12

3. PLA (Programlanabilir lojik dizi) kullanarak 1 (bir) bit ^{Karşılaştırmacı} devreyi tasarlayınız (iki adet bir bitlik sayıyı ^{Karşılaştırmacı} (20P).
Tasarım aşamaları 1- Doğruluk tablosu ile çıkış ifadelerinin elde edilmesi 2- PLA ile devrenin tasarlanması. (Bağlantılar (x) ile gösterilecek. Birinci sayı A, ikinci sayı B, $\bar{c}$...)

1-

A	B	$S_{a \oplus b}$	$S_{a \odot b}$	$S_{a = b}$
0	0	0	0	1
0	1	0	1	0
1	0	1	0	0
1	1	0	0	1

$S_{a \oplus b} = A \cdot B'$, $S_{a \odot b} = A' \cdot B$
 $S_{a = b} = A' B' + A B$



4. 3 bitlik bir sayıya tek parity biti ekleyen sayısal devreyi tasarlayınız (15P).

Tasarım aşamaları 1- Doğruluk tablosunun çıkarılması 2- Çıkış ifadelerinin elde edilmesi 3- Kapılar kullanarak devrenin tasarlanması.

1- ABC SP parity

ABC	SP parity
000	1
001	0
010	0
011	1
100	0
101	1
110	1
111	0

$SP_{parity} =$

2-

$Y = B \oplus C$

$SP = A'B'C' + A'BC + ABC' + AB'C$
 $SP = A'(B'C' + BC) + A(B'C + BC')$
 $SP = x \cdot y + x' \cdot y'$
 $SP = x \oplus y = (B \oplus C) \oplus A$

3-

ya da

5. Her bir kelimesi (Word = 32 bit) olan 20 adres yoluna sahip RAM' lar kullanarak 16 MB kapasiteli bir RAM tasarlayınız. Tasarımda kullanılan RAM sayısı ve diğer lojik yapılar ayrıntılı bir şekilde isimleri ve giriş çıkış pinleri de belirtilerek çizilmelidir. (15P).

C5

32 bit = 4 byte 20 adres yolu 2²⁰ adres yani Megabyte dıysayse
1 RAM 4MB kapasitesindedir. 16MB için 4 tane birer
4 RAM gerektirir. 2x4 decoder kullanarak tasarlanır.
A₁₉ ... A₀ → RAM'ın adresleri A₂₁ A₂₀ → decoder adresleri
(CP → chip select)

A₀ ... A₁₉ RAM adresleri
A₂₀ A₂₁ decoder seçme adresleri

6. Aşağıda verilen kontrol tablosu ve 1 bit tam toplayıcıyı kullanarak 2 bitlik bir ALU(Aritmetik işlem birimi) tasarlayınız. Birinci sayı A=A₁A₀ ve ikinci sayı B= B₁B₀ olarak alınız. (20P)

C6

C ₁	C ₀	Fonksiyon
0	0	A+B (Toplam)
0	1	AB (AND)
1	0	A⊕B (Exor)
1	1	A' (Tümeleme)

Full Adder

A₀ B₀ A₁ B₁

2 bit toplama
A₀ B₀ den gelen
elde 2. FA'ya
C_{in} olarak girilmelidir.

2 iki bitlik sayının
toplamı 3 bit olarak
olur.

Seçme işlemi
mux ile
gerçekleştirilir.

Süre 60 dk. BAŞARILAR